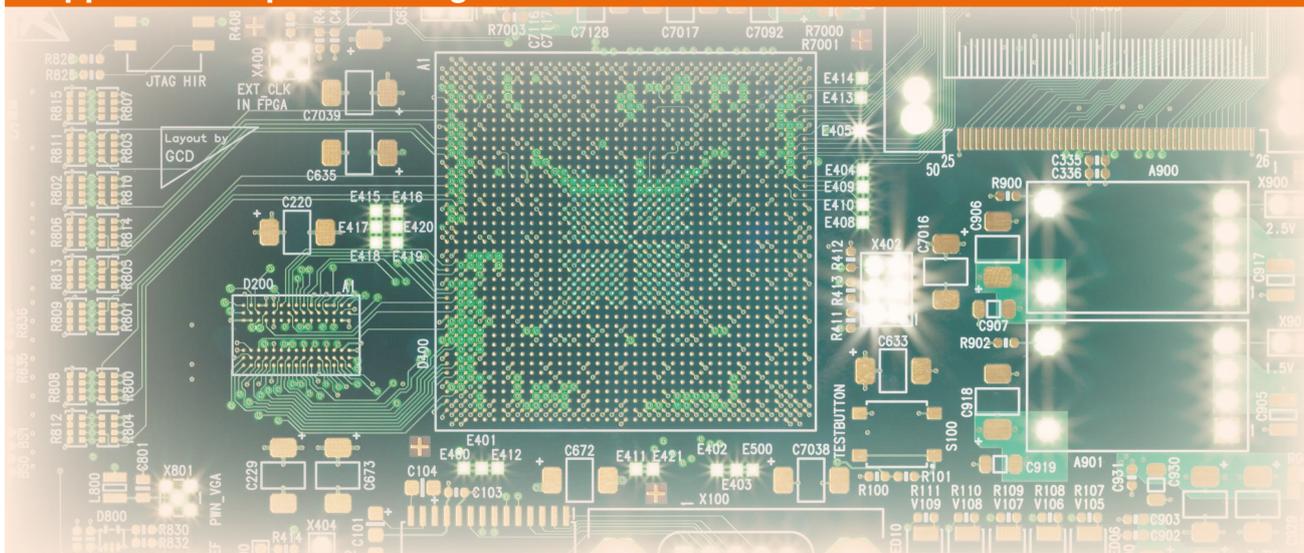


Tipps für Leiterplattendesigner – HDI-/Mikrovia-Serie Teil 11



Fertigungsgerechtes Layout für HDI-Leiterplatten

In Kapitel 11 unserer HDI-Serie erläutert Karim Richlowski, Leiter CAM beim Leiterplattenhersteller CONTAG Möglichkeiten, die Designregeln (DRC: Design Rule Check) und deren Auswirkungen auf Qualität und Ausbeute einer zu fertigenden Leiterplatte zu überprüfen. Wichtig ist dabei, zwischen dem DRC auf dem CAD-System des Entwicklers und dem finalen DRC auf dem CAM-System des Leiterplattenfertigers zu unterscheiden.

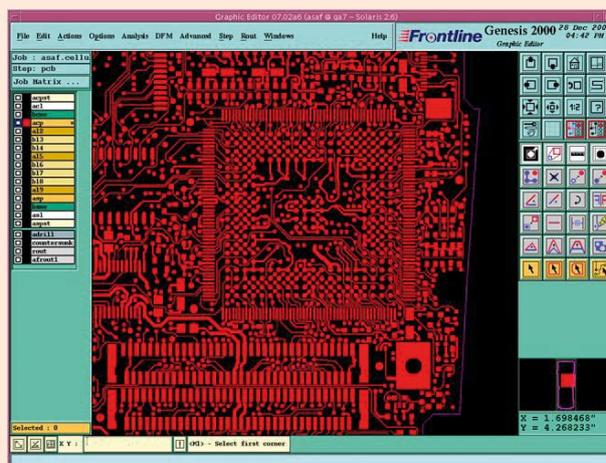
So funktioniert ein Design Rule Check (DRC)

Heutzutage bieten die meisten CAD-Systeme Möglichkeiten, die Einhaltung vorgegebener Design-Regeln in Echtzeit oder in einem separaten Postprocessing-Lauf zu überprüfen. Dabei können zumindest einfachere Verstöße gegen die Designregeln festgestellt werden wie z.B. überlappende Potenziale, Verletzungen von Mindestabständen, Nichteinhaltungen von Winkeln (oft nur 45 und 90° erlaubt) sowie Objekte, die nicht auf dem vorgegebenen Raster liegen. Fehler werden als Fehlerliste und/oder grafisch im Layout angezeigt.

Bei einfachen Systemen sind dazu die Parameter global festgelegt. Hochwertigere (und damit kostenträchtiger) CAD- oder CAM-Systeme haben wesentlich umfangreichere Prüfmöglichkeiten und erlauben es, den DRC partiell und nach spezifischen Klassifizierungen durchzuführen. Die Prüfkriterien (einzelne Prüfparameter) können dabei nach globalen (für die ganze Platine), layerspezifischen (für einzelne Layerebenen), regionalen (auf bestimmte Bereiche innerhalb eines Layers oder der Platine z.B. ein BGA-Anschlussfeld), klassenspezifischen (für eine bestimmte Signalklasse, z.B. Bus-Stromversorgungs- oder allgemeine Signalleitungen) oder netzspezifischen (für ein ganz bestimmtes Signalnetz bzw. Potenzial) Regeln festgelegt werden. Dies ist speziell bei HDI-Leiterplatten mit ihren vielfältigen, teilweise höchst unterschiedlichen Anforderungen sinnvoll. Oft bleibt es jedoch beim guten Willen und beim lagenspezifischen DRC, weil eben das eigene CAD-System nicht mehr kann. Damit lassen sich zumindest die unterschiedlichen Grundvoraussetzungen der Stromversorgungs- und Signallagen berücksichtigen.



Der DRC stellt Verstöße gegen die Designregeln fest. Fehler werden als Fehlerliste und/oder grafisch im Layout angezeigt.



Der Leiterplattenhersteller CONTAG arbeitet mit dem CAM-System vom Typ Genesis 2000 von Orbotech
Bilder: Orbotech

Vergleich DRC-Strategien		
Wer macht's?	Entwickler	Spezialist beim Leiterplattenfertiger
Arbeitsplatz	CAD-Station	CAM-Station
Prüfmöglichkeiten	abhängig vom CAD-System: von rudimentär bis zu sehr umfangreich	meist sehr umfangreich; Fertigungseinflüsse können direkt mit eingebunden werden
Arbeitsweise	Design-orientiert	Fertigungsdaten-orientiert
Freiheitsgrade	groß	eingeschränkt durch Vorgaben von Entwickler und Fertigung
Fehleranalyse	meist in Echtzeit	meist batch-orientiert
Fehlerbeseitigungszyklen	kurze Rückkopplungsschleifen	Entwickler muss bei Änderungen immer mit einbezogen werden -> lange Rückkopplungsschleifen
Fehlerbeseitigung	schnelle Fehlerbeseitigung	längerwierige Fehlerbeseitigung
Freiheitsgrade bei der Fehlerbeseitigung	„globale“ Änderungen, Konzeptänderungen, Kompromisse bei den „Mindesteigenschaften“; elektrische Eigenschaften sind teilweise noch „verhandelbar“, wenn „Fehler“ (Abweichungen von der Spezifikation) auftreten.	Eigenschaften der Schaltung sind vom Entwickler fest vorgegeben und nicht verhandelbar; jegliche Änderung an der Spezifikation muss vom Entwickler zeitaufwändig freigegeben werden
Möglichkeiten zur Fehlerbeseitigung	abhängig vom CAD-System: meist manuelle Abarbeitung im grafischen Editor	leistungsfähige und umfangreiche, vom Bediener konfigurierbare Automatismen; oft können ganze Fehlerklassen mit vielen Fehlern mit einer einzigen Anweisung behoben werden
Datenbasis	Änderungen erfolgen im Original-CAD-System; neue Fertigungsdaten auf Knopfdruck	Änderungen in den Fertigungsdaten (Gerber, Bohrdaten, ODB++) müssen über Interfaces aufwändig in die CAD-Datenbasis zurückgelesen werden
Kriterien	Änderungen/Tradeoffs als Kosten- und Performancekriterien	Änderungen/Tradeoffs als Qualitäts- und Ausbeutekriterien
Prioritäten	Performance der Schaltung, Platzausnutzung	Funktionalität (Qualität) der Leiterplatte, Fertigungsausbeute
Zusammenfassung	gerade bei hochkomplexen Designs mehr Freiheitsgrade und Workaround-Möglichkeiten; schnelle Fehleranalyse und -beseitigung; idealerweise „correct by design“; Fehlerbehebung selbst meist manuell	leistungsfähige und umfangreichere Prüfmöglichkeiten; Änderungen/Korrekturen an Vorgaben vom Entwickler gebunden; Korrekturzyklen umfangreicher und langwieriger, da oft Abstimmung mit dem Entwickler nötig. Mächtige und umfangreiche Werkzeuge zur Fehlerbehebung.

Unterschiede des Design Rule Check beim Entwickler auf dem CAD-System und des CAM-Spezialisten beim Leiterplattenhersteller

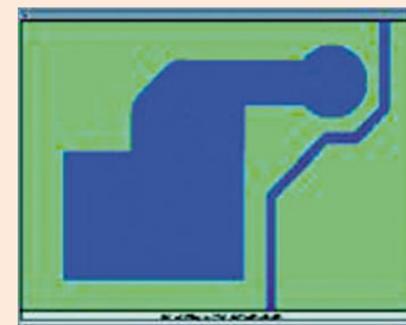


Karim Richlowski (l.), Leiter CAM bei CONTAG, erläutert das Überprüfen der Designregeln (DRC) und deren Auswirkungen auf Qualität und Ausbeute einer Leiterplatte

cken der Fertigung und den Auswirkungen von Grenznäherungen oder Verletzungen der Designregeln auf Qualität und Ausbeute der Leiterplatte hat er oft wenig Ahnung, da dies nicht in seinen unmittelbaren Aufgabenbereich fällt. Er behebt die Probleme die ihm beim Arbeiten sein DRC meist online liefert mehr oder weniger sofort. Er liefert ein nach seinen Gesichtspunkten und soweit mit den Möglichkeiten seines CAD-Systems feststellbar fehlerfreies Design ab und setzt es in fertigungstaugliche Formate wie Gerber/Excellon oder ODB++ um.

DRC beim Fertigungspartner

Völlig anders ist die Situation des CAM-Spezialisten beim Leiterplattenhersteller. Er wird bei seinem wesentlich umfangreicheren, typischerweise im Hintergrund (Batch) ablaufenden DRC nach Fertigungsgesichtspunkten meist neue Probleme feststellen, obwohl er ja aus Sicht des Entwicklers ein (vermeintlich!) fehlerfreies Projekt bekommen hat. Er muss die Meldungen des DRC mithilfe der in der CAM-Station verfügbaren Werkzeuge erst einmal priorisieren. Dabei ist zu unterscheiden zwischen:



Eine andere geometrische Problemzone, welche die Ausbeute (Yield) verschlechtern kann: kleine Nichtkupfer-Halbinseln, die Lötstopplack-Ablösungen verursachen können (Slivers)

Einerseits „harten“ Fehlern die zwingend behoben werden müssen, um die geforderte Mindestqualität und Funktionalität der Leiterplatte zu erreichen. Dies sind typischerweise die selben Themen wie beim DRC- auf dem CAD-System des Entwicklers: Unterschreitungen von Mindestabständen, Kurzschlüsse, Nichteinhalten von Mindestbreiten, unerlaubte Einschnürungen, falsche PADS, nicht zum Signaltyp passende Leiterbahnen, etc. Dies alles, erweitert um die Aus- und Wechselwirkungen der jeweiligen Fertigungstechnologie des Herstellers.

Andererseits (meist geometrischen) Problemzonen, welche die Ausbeute (Yield) verschlechtern könnten. In diese Klasse gehören z.B. feine Inseln in Kupferflächen (Pinholes, siehe Bild S. 42), kleine Nichtkupfer-Halbinseln, die Lötstopplack-Ablösungen verursachen könnten (Slivers, S. 43). Danach wird er anhand der Möglichkeiten, die ihm seine CAM-Station bietet, einen möglichst effizienten Weg einschlagen, diese Probleme zu beheben. Dies wird durch die eingangs beschriebenen Klassifizierungen der Problemzonen (global, layerspezifisch, regional, klassenspezifisch oder netzspezifisch stark erleichtert, da man für die notwendigen Änderungen gezielt auf die betroffenen Elemente bzw. Leitungssegmente zugreifen kann.

Dies ist unkompliziert, wenn alle Modifikationen innerhalb des verfügbaren Platzes bzw. innerhalb der gegebenen Spezifikation durchgeführt werden können. Ist dies nicht der Fall, so wird es schnell zumindest zeitaufwändig, da die dann durchzuführende Änderungen mit dem Entwickler besprochen und durch ihn freigegeben werden müssen. Nicht zu unterschätzen ist auch der Aufwand der Kommunikation und der Rückführung der notwendigen Änderungen in die CAD-Datenbank des Entwicklers. Gibt es entwicklungsseitig eine bidirektionale Schnittstelle zu dem von CONTAG bevorzugten Datenaustauschformat ODB++, so lässt sich der Aufwand für den Datenaustausch (Back Annotation) mit dem CAD-System in vernünftigen Grenzen halten.

Sinnvoll ist es, mit dem Abarbeiten der DRC-Meldungen auch gleich weitere, die Ausbeute und Betriebssicherheit der Leiterplatte erhöhende Verbesserungen (meist Geometrieänderungen) vorzunehmen. Worum es bei diesen Design-for-Manufacturing-Optimierungen geht und wie sie in der Praxis umgesetzt werden, erfahren Sie im nächsten Kapitel in Heft 6/2008. (cm)

CONTAG
Tel. +49(0)30 351788250

www.elektronikpraxis.de

Alle Kapitel der HDI-/Mikrovia-Serie

InfoClick

241395

Bei unterschiedlichen Anforderungen in den Signallagen müssen meist Kompromisse gemacht und spezielle Regeln mühsam und fehlerträchtig von Hand geprüft werden. Hier kann der Leiterplattenhersteller helfen, wenn er über ein leistungsfähiges CAM-System verfügt, das die erwähnten Klassifizierungsmöglichkeiten bietet. CONTAG verwendet hierfür das CAM-System Genesis 2000 von Orbotech. Die doppelte Prüfung mit unterschiedlichen Systemen schließt das Risiko der Nichterkennung



Pinholes, feine Inseln in Kupferflächen, gehören zu den kritischen Stellen im Design, welche die Ausbeute verschlechtern können

Bild: Orbotech

von Regelverletzungen durch Fehler in der Prüfsoftware weitestgehend aus.

Was unterscheidet nun den DRC des Anwenders auf seinem System von dem DRC des Fertigers auf seiner CAM-Station? Vielfach überschneidet sich die Funktionalität beider Prüfungen, was der erwähnten Fehlersicherheit zugutekommt. Dies trifft insbesondere für teurere Hochleistungs-CAD-Systeme zu, die vielfach sogar über eigene CAM-Module verfügen.

DRC beim Designer im Vergleich zum Leiterplattenhersteller

Die wesentlichen Unterschiede zwischen dem DRC des Entwicklers auf dem CAD-System (meist online) und dem DRC des CAM-Spezialisten beim Leiterplattenhersteller liegen vor allem in der Prüfstrategie bzw. Anwendung des DRC, wie die Tabelle zeigt. Der Ehrgeiz des Entwicklers bzw. Layouters liegt darin, eine schnelle und kostengünstige Lösung für sein Projekt zu finden. Stößt er an Grenzen, kann er selbst entscheiden, wo und wie er seine Schwerpunkte und Kompromisse (Trade-Offs) setzt. Notfalls kann er sein ganzes Design „umwerfen“ oder die Auswirkungen von Regeländerungen im Grenzbereich mit Simulation oder auf Basis von konkreten Erfahrungswerten abschätzen. Von den Tü-